

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-038359

(43)Date of publication of application : 10.02.1994

(51)Int.Cl.

H02H 7/00

H01H 47/04

(21)Application number : 04-187764

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 15.07.1992

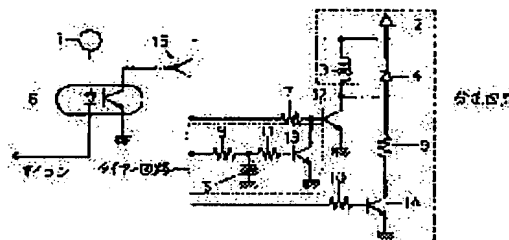
(72)Inventor : AISAKA TOSHIFUMI

(54) POWER RELAY DRIVING CIRCUIT

(57)Abstract:

PURPOSE: To suppress the temperature rise of relay coil by applying a rated voltage onto the relay coil for controlling connection of a surge current suppressing transistor at the time of starting driving and eventually lowering the applying voltage when an electrolytic capacitor in a timer is charged.

CONSTITUTION: Upon turn ON of power, a control power supply 1 rises to turn a microcomputer ON through a photocoupler 6 thus turning a PNP transistor Tr15 and NPN transistors Tr12, 14 ON. Consequently, rated relay driving voltage is applied, as it is, onto the coil 3 of a relay for connecting a surge current preventive resistor. At the same time, a capacitor 5 is charged through a resistor 8 in a timer circuit 5 and base voltage of an NPN Tr13 rises to turn the Tr13 ON while turns the NPN Tr12 OFF. Since current flows from the coil 3 through a resistor 9 and the NPN Tr14, temperature rise of the coil is suppressed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-38359

(43)公開日 平成6年(1994)2月10日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

H 0 2 H 7/00

D 7335-5G

H 0 1 H 47/04

4232-5G

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平4-187764

(22)出願日 平成4年(1992)7月15日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 逢阪 利史

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

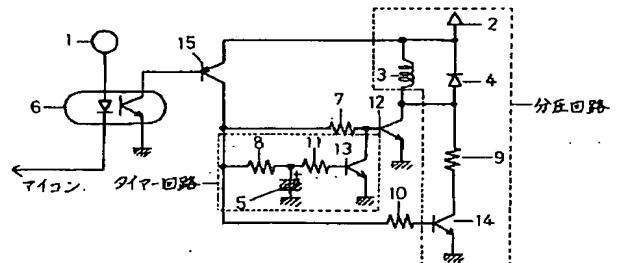
(74)代理人 弁理士 小鍛治 明 (外2名)

(54)【発明の名称】 パワーリレーの駆動回路

(57)【要約】

【目的】 本発明は、インバータやサーボドライバー等の突入電流抑制回路のリレーのコイルにおける温度上昇を低減することにより、リレーの温度上昇と雰囲気温度との合計がコイルの絶縁階級における最高許容温度以下にし、リレーの信頼性を高め、小型で低コストのリレーを使用し、リレーの実装面積を小さくすることを目的としている。

【構成】 インバータやサーボドライバー等の突入電流抑制回路のリレー駆動回路において、リレーの駆動開始時にはコイルの定格電圧にて動作させ、電解コンデンサに電荷が蓄えられた後の定常的な運転時にはリレーのコイルに印加する電圧を開放電圧と定格電圧の間に設定する。



【特許請求の範囲】

【請求項1】 交流入力電圧を整流するダイオードブリッジと、前記ダイオードブリッジの出力を平滑するコンデンサと、前記コンデンサの出力電圧をパルス幅制御するパワー素子と、前記コンデンサへの突入電流を抑制する抵抗と前記抵抗に並列に接続したリレーと、前記リレーのコイルへの印加電圧を切り換える分圧回路と、前記分圧回路を動作させるタイマー回路とを備えるパワーリレーの駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、インバータやサーボドライバ等のパワー回路に使用される突入電流抑制回路用リレーのコイルの温度上昇を低減させることによりリレーの信頼性を高め、小型のリレーを採用できるようにしたリレーの駆動回路に関するものである。

【0002】

【従来の技術】 図2の点線で示すような、インバータやサーボドライバ等のパワー回路における突入電流抑制回路18は、電源投入時における突入電流を抑制するため抑制抵抗を入れ、電源投入時に突入電流を抑制させ電解コンデンサ19に十分電荷が蓄えられるとリレーをオンすることにより定常的な状態に入り、抑制抵抗が発熱しないようにしている。

【0003】 図3に以上のような動作をさせる従来のリレー駆動回路を示す。まず初めに電源が投入されると、リレー駆動用電源2が立ち上がり電解コンデンサ(C)23を充電させる。電解コンデンサ(C)23が充電し終わると、リレー駆動電圧を抵抗(R1)24、(R2)25とツェナーダイオード(ZD)26により分圧しPNPトランジスタ(QP)22のベースがLowになるためPNPトランジスタ(QP)22がオンしリレーコイル(RY)3に定格電圧を加える。

【0004】

【発明が解決しようとする課題】 リレーの温度上昇の要因としては、リレーの接点抵抗における発熱とリレー内*

$$I_{B1} = (V_2 - V_{QN1}(BE) - V_{QP1}(SAT)) / R_1$$

$$I_{B3} = (V_2 - V_{QN3}(BE) - V_{QP1}(SAT)) / R_4$$

【0011】 この時リレーコイル3を流れる電流は、抵抗(R3)9があるためNPNトランジスタ(QN3)14には流れず、NPNトランジスタ(QN1)12を通過してグラウンドに流れる。またリレーコイル3の両端の電圧VRY1は、(数2)で表される。

【0012】

【数2】

$$V_{RY1} = V_2 - V_{QN1}(SAT)$$

【0013】 その間、抵抗(R2)8を通りコンデンサ(C)5に電荷が充電され、NPNトランジスタ(QN2)13のベースとエミッタ間の電圧VQN2(BE)が、VBE(SAT)に達すると、NPNトランジスタ

*部のコイルの発熱が挙げられ、リレーの温度上昇と雰囲気温度との合計がコイルの絶縁階級における最高許容温度を越える。

【0005】 本発明は上記課題を解決するもので、リレーのコイルにおける温度上昇を低減することにより、リレーの温度上昇と雰囲気温度との合計がコイルの絶縁階級における最高許容温度以下にしリレーの信頼性を高め、小型で低コストのリレー駆動回路を提供することを目的としている。

10. 【0006】

【課題を解決するための手段】 本発明は上記目的を達成するために、突入電流抑制回路のリレー駆動回路において、リレーの駆動開始時にはコイルの定格電圧にて動作させ、電解コンデンサに電荷が蓄えられた後の定常的な運転時にはリレーのコイルに印加する電圧を開放電圧と定格電圧の間に設定する。

【0007】

【作用】 本発明は上記構成によりリレーのコイルにおける温度上昇を下げることができる。

20. 【0008】

【実施例】 以下、本発明の一実施例について図1を参照しながら説明する。

【0009】 図1に示すように、電源投入時に制御用電源(V1)1が立ち上がると、図示しないマイコンがLow信号を出力し、フォトカプラ(PC1)6をONさせる。その結果、PNPトランジスタ(QP1)15のベース電位がLowのためPNPトランジスタ(QP1)15がONし、NPNトランジスタ(QN1)12および(QN3)14にベース電流が供給されNPNトランジスタ(QN1)12および(QN3)14がONする。このとき、NPNトランジスタ(QN1)12のベース電流IB1およびNPNトランジスタ(QN3)14のベース電流IB3は(数1)で表される。

【0010】

【数1】

(QN2)13がONする。NPNトランジスタ(QN2)13がONするとNPNトランジスタ(QN1)12のベース電流が流れ込みNPNトランジスタ(QN1)12をOFFさせる。それと同時に、リレーコイル3を流れる電流が抵抗(R3)9とNPNトランジスタ(QN3)14を通りグラウンドへ流れる。この時のNPNトランジスタ(QN3)14のコレクタ電流をICとすると、リレーコイル3の両端の電圧VRY2は(数3)で表される。

【0014】

【数3】

$$V_{RY2} = V_2 - I_C \cdot R_3 - V_{QN3}(SAT)$$

3

【0015】以上の動作により、定格電圧 V_{RY1} にてリレーを動作させた後、リレーの動作電圧を下げ V_{RY2} にすることにより、リレー内部のコイルの温度上昇を低減させることができる。

【0016】但し、上式において

V_{QN1} (BE) : NPNトランジスタ (QN1) のベース・エミッタ間電圧

V_{QN2} (BE) : NPNトランジスタ (QN2) のベース・エミッタ間電圧

V_{QN3} (BE) : NPNトランジスタ (QN3) のベース・エミッタ間電圧

V_{QP1} (SAT) : PNPトランジスタ (QP1) の飽和電圧

V_{QN3} (SAT) : NPNトランジスタ (QN3) の飽和電圧

V_{RY1} : リレーの定格電圧

V_{RY2} : 定常時におけるリレーの動作電圧である。

【0017】

【発明の効果】以上の実施例から明らかなように、本発明によればリレーを定格電圧にて動作させた後、リレーの動作電圧を下げることでリレー内部のコイルの消費電力を小さくすることができ、コイルの温度上昇を低減させることができる。従って、同じ定格電流のリレーの中で許容温度上昇の低いリレーを採用することができるため、リレーを小型化することができインバータやサーボドライバのパワー回路においてリレーの実装面積を小さくすることができる。

【図面の簡単な説明】

【図1】本発明の一実施例におけるインバータやサーボドライバ等の突入電流抑制回路のリレー駆動回路図

4

【図2】インバータやサーボドライバ等におけるパワー回路図

【図3】従来のインバータやサーボドライバの突入電流抑制回路のリレー駆動回路図

【符号の説明】

- 1 制御用電源 (V1)
- 2 リレー駆動用電源 (V2)
- 3 リレーコイル (RY)
- 4 ダイオード (D)
- 5 コンデンサ (C)
- 6 フォトカプラ (PC1)
- 7 抵抗 (R1)
- 8 抵抗 (R2)
- 9 抵抗 (R3)
- 10 抵抗 (R4)
- 11 抵抗 (R5)
- 12 NPNトランジスタ (QN1)
- 13 NPNトランジスタ (QN2)
- 14 NPNトランジスタ (QN3)
- 15 PNPトランジスタ (QP1)
- 16 3相交流電源
- 17 ダイオードブリッジ
- 18 突入電流抑制回路
- 19 電解コンデンサ
- 20 パワートランジスタ
- 21 誘導電動機
- 22 PNPトランジスタ (QP)
- 23 電解コンデンサ (C)
- 24 抵抗 (R1)
- 25 抵抗 (R2)
- 26 ツェナーダイオード (ZD)

【図1】

